

# 1. CURRICULUM VITAE

## 1.1. INFORMACIÓN PERSONAL

---

- Nombre: Martín Osvaldo Vázquez
- DNI: 23.617.506
- Fecha de Nacimiento: 19 de Octubre de 1973
- Lugar de Nacimiento: Tandil, Buenos Aires, Argentina
- Nacionalidad: Argentina
- Dirección: Margarita Galfre 2320; Tandil
- Teléfono: (0249) 154498970
- Correo Electrónico: [mvazquez@exa.unicen.edu.ar](mailto:mvazquez@exa.unicen.edu.ar)
- Lugar de Trabajo: INTIA (Instituto de Investigación y Transferencia en Tecnología Informática Avanzada)- Facultad de Ciencias Exactas – Universidad Nacional del Centro de la Provincia de Buenos Aires (UNICEN), Tandil, Argentina.

## 1.2. POSICIÓN ACTUAL

---

### DOCENCIA

- Profesor Adjunto regular u ordinario, Facultades de Ciencias Exactas, Universidad Nacional del Centro de la Provincia de Buenos Aires.
- Profesor Adjunto dedicación simple, Facultad de Ingeniería, FASTA, Mar del Plata.

### DOCTORADO

- Estudiante de Doctorado en Matemática Computacional e Industrial. Universidad Nacional del Centro de la Provincia de Buenos Aires. (folio 9 del expediente Nro. 1-42012/2011 alc o anexo 0 cpo 1).

### CALIFICACIÓN

- Investigador categoría V para el Programa de Incentivos de la Secretaría de Políticas Universitarias. Abril 2011.

## 1.3. FORMACIÓN ACADÉMICA

---

### TÍTULOS DE POSTGRADO

- Maestría en Ingeniería de Sistemas – Universidad Nacional del Centro de la Prov. de Bs. As., Argentina – 2011

### TÍTULOS DE GRADO

- Ingeniero de Sistemas – Universidad Nacional del Centro de la Prov. de Bs. As., Argentina – 2002
- Analista Programador Universitario – Universidad Nacional del Centro de la Prov. de Bs. As., Argentina – 1999

## **CURSOS DE POSTGRADOS APROBADOS PARA DOCTORADO Y MAESTRÍA**

- “Taller de Microcontroladores”. Dr. Nelson Acosta (UNICEN). Primer semestre de 2011 – UNICEN.
- “Técnicas Avanzadas de Diseño de Sistemas Digitales”. Dr. Elías Todorovich, UAM (Universidad Autónoma de Madrid). Primer semestre 2008 – UNICEN.
- “Diseño con lógica programable: FPGA’s, Herramientas EDA y VHDL”. Dr. Gustavo Sutter (UAM). Segundo semestre de 2007 – UNICEN.
- “Pattern Recognition”. Dr. R. Wainschenker (UNICEN). Segundo semestre de 2005 – UNICEN.
- “Shynthesis of Aritmetic Circuits: FPGA, ASIC and Embeded Systems”. Dr. Gustavo Sutter (UNICEN). Segundo semestre 2005 – UNICEN.
- “Epistemología y Metodología de la Ciencia”. Dr. Alejandro Clausse (UNICEN). Segundo semestre 2005 – UNICEN.
- “Procesamiento de Imágenes Satelitales”. Dr. R. Wainschenker (UNICEN). Primer semestre de 2005 – UNICEN.
- “Visualización Computacional de Datos I”. Dr. Marcelo Venere (UNICEN). Primer semestre de 2005 – UNICEN.
- “Matemática Aplicada”. Dr. A. Clausse (UNICEN). Segundo semestre de 2004 – UNICEN
- “Introducción a la Teoría y Aplicaciones de Redes Neuronales Artificiales”. Dr. H. A. Ceccatto, IFIR (Instituto de Física Rosario). Primer semestre de 2004 – UNICEN .

## **CURSOS DE ESPECIALIZACIÓN APROBADOS**

- “Visión por Computadoras”. Dr. Gregory Randall, Universidad de la República (Uruguay). 6 al 10 de Octubre de 2003 – VII Escuela de Informática CACIC 2003 (Universidad La Plata).

## **CURSOS DE ESPECIALIZACIÓN ASISTIDOS**

- “Teledetección Satelital cuantitativa”. MSc. Haydée Karszenbaun, Universidad de Buenos Aires. 17 al 21 de Julio de 2006 – UNICEN.

## **1.4. BECAS OBTENIDAS**

---

- Beca de postgrado tipo I otorgada por CONICET (Consejo Nacional de Investigaciones Científicas y Técnicas). Período 1/4/2005-31/3/2009.
- Beca SAINI (Sistema de Apoyo para el Ingreso a la Investigación) otorgada por la Fac. Ciencias Exactas, Universidad Nacional del Centro de la Pcia. Bs. As. Período 1/4/2004-31/3/2005.

## **1.5. ANTECEDENTES DOCENTES**

---

### **DOCENCIA EN CARRERAS DE GRADO**

#### **• PROFESOR ADJUNTO ORDINARIO O REGULAR**

**2013**

- Cátedra Arquitectura de Computadores I, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

- **PROFESOR ADJUNTO CON DEDICACIÓN SIMPLE**

**2010-2013**

- Cátedra Arquitectura de Computadores II, Fac. de Ingeniería, FASTA, Mar del Plata, Argentina.

- **JEFE DE TRABAJOS PRÁCTICOS ORDINARIO O REGULAR**

**2007-2012**

- Cátedra Arquitectura de Computadoras I, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2006-2012**

- Cátedra Electrónica Digital, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2007**

- Cátedra Síntesis de Circuitos Aritméticos, FPGA, ASIC, Sistemas Embebidos. Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.
- Cátedra Introducción a la Arquitectura de Sistemas, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2006**

- Cátedra Introducción al Lenguaje de Descripción de Hardware VHDL, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

- **AYUDANTE DIPLOMADO CON DEDICACIÓN SIMPLE**

**2003-2006**

- Cátedra Arquitectura de Computadoras I, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2004-2005**

- Cátedra Electrónica Digital, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2003-2005**

- Cátedra Introducción a la Arquitectura de Sistemas, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

**2003**

- Cátedra Arquitectura de Computadoras y Técnicas Digitales Sistemas, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.
- Cátedra Estructura de Almacenamiento de Datos, Fac. de Cs. Exactas, UNICEN, Tandil, Argentina.

- **AYUDANTE DIPLOMADO CON DEDICACIÓN AD-HONOREM**

## **2006**

- Cátedra Introducción a la Arquitectura de Sistemas, Fac. de Ciencias Exactas, UNICEN, Tandil, Argentina.

## **2004-2005**

- Cátedra Arquitectura de Computadoras y Técnicas Digitales, Fac. de Ciencias Exactas, UNICEN, Tandil, Argentina.

## **2003**

- Cátedra Electrónica Digital, Fac. de Ciencias Exactas, UNICEN, Tandil, Argentina.

## **DOCENCIA EN CURSOS DE ESPECIALIZACIÓN**

- Profesor Invitado en las “Jornadas sobre Lógica Programable”, celebrado en Universidad Nacional de La Matanza, Bs. As., Argentina, 4 al 12 de Septiembre de 2006.
- Instructor de Laboratorio en curso 40 hs sobre Diseño FPGA/VHDL en II Workshop Latinoamericano de Tecnología FPGA, celebrado en CAECE de Mar del Plata, Argentina, 2 al 6 de marzo de 2006.
- Instructor de Laboratorio en curso 40 hs sobre Diseño FPGA/VHDL en I Workshop Latinoamericano de Tecnología FPGA, celebrado en CAECE de Mar del Plata, Argentina, 14 al 18 de marzo de 2005.

## **DOCENCIA EN CURSOS DE POSTGRADO**

- Profesor auxiliar en curso de postgrado: “Diseño de lógica programable: FPGAs Herramientas EDA y VHDL” (Res. CD Nro. 288/7). Facultad de Ciencias Exactas, Universidad Nacional de Salta, Argentina. Agosto 2007.

## **1.6. FORMACIÓN DE RECURSOS HUMANOS**

---

### **DIRECCIÓN DE TESIS DE GRADO**

- Tesis de grado: “Desarrollo de SoCs sobre FPGAs aplicados en sistemas de visión” – UNICEN, Tandil, Argentina.  
Alumno: Luis Pantaleone  
Director: Ing. Martín Vázquez  
Co-director: Ing. Lucas Leiva  
Período: 2010-2011.
- Tesis de grado: “Unidades Aritméticas Decimales BCD embebidas en circuitos reconfigurables” – Universidad de Fasta, Mar del Plata, Argentina.  
Alumnos: Juan Manuel Sachenini y Fernando Ferrara.  
Director técnico: Ing. Gery Bioul.  
Director funcional: Ing. Martín O. Vázquez  
Período: 2009-2010.
- Tesis de grado: “Herramienta para diseño automático de arquitecturas basadas en redes neuronales para reconocimiento de patrones visuales” – UNICEN, Tandil, Argentina.  
Alumno: Lucas Leiva  
Director: Dr. Nelson Acosta.  
Co-director: Ing. Martín O. Vázquez  
Período: 2005-2006.

## 1.7. INVESTIGACIÓN CIENTÍFICA

---

### INTEGRANTE DE PROYECTOS ACREDITADOS

- Proyecto de Investigación: " PICT-2009-0041: Desarrollo y Verificación de Sistemas Digitales Complejos".  
Director: Dr. Elías Todorovich.  
Acreditación: Agencia Nacional de Promoción Científica y Tecnológica, Fondo para la Investigación Científica y Tecnológica (FONCyT), Proyectos de Investigación Científica y Tecnológica (PICT), Argentina.  
Entidades: UNCPBA, Universidad de Buenos Aires, Argentina, The University of Reading, UK, Universidad Autónoma de Madrid, España.  
Fecha de acreditación: 1/6/2011.  
Fecha de finalización: 31/5/2014.
- Proyecto de Investigación: "Metodologías de Diseños para Sistemas Embebidos" (UNICEN).  
Código: 03/C238  
Director: Mg. Marcelo Tosini.  
Acreditación: Secretaría de Ciencia y Técnica (SeCyT)  
Fecha de acreditación: 1/1/2012.  
Fecha de finalización: 31/12/2014.
- Proyecto de Investigación: "Plataformas Digitales de sistemas de entrada-salidas complejos" (UNICEN).  
Código: 03/C214  
Director: Dr. Nelson Acosta.  
Acreditación: Secretaría de Ciencia y Técnica (SeCyT)  
Fecha de acreditación: 1/1/2010.  
Fecha de finalización: 31/12/2012.
- Proyecto de Investigación: "Unidades Aritméticas Lógicas Embebidas. Implementaciones en dispositivos lógicas programables" (UNICEN).  
Código: 03/C196  
Director: Ing. Gery Bioul.  
Acreditación: Secretaría de Ciencia y Técnica (SeCyT)  
Fecha de acreditación: 1/1/2009.  
Fecha de finalización: 31/12/2011.
- Proyecto de Investigación: "Sensores y Algoritmos para Plataformas de Navegación – Senyal Plana" (UNICEN).  
Código: 03/C184  
Director: Dr. Nelson Acosta.  
Acreditación: Secretaría de Ciencia y Técnica (SeCyT)  
Fecha de acreditación: 1/1/2007.  
Fecha de finalización: 31/12/2009.
- Proyecto de Investigación: "Algoritmos Empotrados Inteligentes de Orientación Universal-AEIOU" (UNICEN).  
Código: 03/C154  
Director: Dr. Nelson Acosta.  
Acreditación: Secretaría de Ciencia y Técnica (SeCyT)  
Fecha de acreditación: 1/1/2004.  
Fecha de finalización: 31/12/2006.

## **Co-DIRECTOR DE PROYECTOS INVESTIGACIÓN**

- Proyecto de Investigación: “Procesamiento de Imágenes en tiempo real en FPGA (RT-Image)”. Facultad de Ingeniería, Universidad de Fasta.  
Expediente: 256/12  
Financiación: Universidad FASTA  
Cargo desempeñado: codirector, Investigador Adjunto.  
Director: Dr. Elías Todorovich  
Universidades participantes: UNCPBA, Universidad FASTA, Universidad Autónoma Madrid, Rovira i Virgili University.  
Cantidad de Integrantes: 10  
Período: 1/6/2012-31/5/2014

## **INTEGRANTE DE PROYECTOS INVESTIGACIÓN**

- Proyecto de Investigación: “APIE: Algoritmos de Procesamiento de Imágenes Embebidos en FPGA”. Facultad de Ingeniería, Universidad de Fasta.  
Expediente: 096/10  
Financiación: Universidad FASTA  
Cargo desempeñado: Auxiliar de investigación graduado.  
Director: Ing. Gery Bioul  
Período: 1/4/10-31/3/12
- Proyecto de Investigación: “Unidades Aritméticas Lógicas Embebidas II”. Facultad de Ingeniería, Universidad de Fasta.  
Expediente: 29-2008.  
Financiación: Universidad FASTA  
Cargo desempeñado: Auxiliar de investigación graduado.  
Director: Ing. Gery Bioul  
Período: 1/4/08-31/3/10
- Proyecto de Investigación: “Unidades Aritméticas Embebidas”. Facultad de Ingeniería, Universidad de Fasta.  
Expediente: Nro. 4 (11/02/05).  
Financiación: Universidad FASTA  
Cargo desempeñado: Auxiliar de investigación graduado.  
Director: Ing. Gery Bioul  
Período: 1/11/06- 1/7/07

## **1.8. ESTANCIAS NACIONALES E INTERNACIONALES**

---

- Lugar: Escuela Politécnica Superior de la Universidad Autónoma de Madrid (UAM), España. Grupo: Diseño Digital. Objetivos: Continuar con los trabajos de colaboración en el proyecto: “Prototipo de Detector Portable del Tripanosoma Cruzi (PDP-TC)”, y profundizar en aspectos técnicos y formales en el postgrado. Investigadores responsables: Prof. Dr. Gustavo Sutter y Prof. Dr. Eduardo Boemo. Financiación: proyecto PDP-TC del banco Santander Central Hispano y proyecto 658008 de Fundación General de la UAM. Duración: 24/1/08-14/3/08.

## **1.9. ACTIVIDAD Y PRODUCCIÓN EN INVESTIGACIÓN CIENTÍFICA**

---

### **PUBLICACIONES CON REFERATO**

- “Introducing Programmable Logic to Undergraduate Engineering Students in a Digital Electronics Course”. Elías Todorovich, José Marone, Martín Vázquez. IEEE Transaction on Education, ISSN: 0018-9359. Digital Object Identifier: 10.1109/TE.2011.2169065. Mayo

2012.

- “AHRS R-001: Actualización de Sistemas Inerciales de Navegación en Aeronaves Supersónicas”. L. Aguirre, D. Ramirez, L. Leiva, J. Marone, M. Vázquez. II Congreso de Microelectrónica Aplicada (uEA). La Plata, Pcia. Bs. As., 7-9 de Julio 2011. pág. 137-141.
- “Speckle Signal Processing through FPGA”. E. Todorovich, M. Vázquez, E. Cozzolino, F. Ferrara, G. Bioul, A. L. Dai Para y I. Passoni. II Congreso de Microelectrónica Aplicada (uEA). La Plata, Pcia. Bs. As., 7-9 de Julio 2011. pág. 33-38.
- “A FPGA IEEE-754-2008 decimal64 Floating-Point adder/subtractor”. C. Minchola, M. Vázquez, G. Sutter. VII Southern Programmable Logic Conference (SPL). Córdoba, Argentina, 251-256 de Abril 2011.
- “Experiences applying Framework-Based Functional Verification to a Design for Programmable Logic”. O.E. Goñi, M. Vázquez, E. Todorovich, G. Sutter. VII Southern Programmable Logic Conference (SPL). Córdoba, Argentina, 109-115 de Abril 2011.
- “Síntesis de multiplicador BCD de un dígito sobre FPGA”. M. Vázquez, E. Cozzolino, F. Ferrara, J. Schenini y G Bioul. I Congreso de Microelectrónica Aplicada (uEA). San Justo, Pcia. Bs. As., 5-7 de Julio 2010. páginas 70-72. ISSN: 978-987-9374-65-8.
- “High Speed FPGA 10’s Complement Adders-Subtractor”. G. Bioul, M.Vázquez, J-P. Deschamps, G. Sutter. International Journal of Reconfigurable Computing (IJCR). Volumen 2010 (2010). Article ID 219746, 14 páginas. ISSN: 1687-7195, e-ISSN: 1687-7209.doi: 10.1155/2010/219746. Disp. en <http://www.hindawi.com:80/journals/ijrc/contents.html>.
- “Decimal Adders/ Subtractors in FPGA: Efficient 6-input LUT Implementations”. M. Vázquez, G. Sutter, G. Bioul, J-P. Deschamps. IX International Conference on Reconfigurable Computing and FPGAs (Reconfig). Cancun, México. 9-11 de Diciembre de 2009. IEEE Computer Order E3917. ISBN-13: 978-0-7695-3917-1.pp 42-47.
- “FPGA Implementations of BCD Multipliers”. G. Sutter, E. Todorovich, G. Bioul, M. Vázquez, J-P. Deschamps. IX International Conference on Reconfigurable Computing and FPGAs (Reconfig). Cancun, México. 9-11 de Diciembre de 2009. IEEE Computer Order E3917. ISBN-13: 978-0-7695-3917-1.pp 36-41.
- “Decimal Addition in FPGA”. G. Bioul, M. Vázquez, J-P. Deschamps, G. Sutter. V Southern Programmable Logic Conference (SPL). San Carlos, Brasil 1-3 de Abril de 2009. IEEE Catalog Number: CFP0921B-PRT. ISBN: 978-1-4244-3846-4 .pp 101-108.
- “FPGA Implementations of BCD addition”. G. Bioul, M. Vázquez, J-P. Deschamps, G. Sutter. XV Workshop Iberchip. Bs. As., Argentina, 25 al 27 de Marzo 2009. ISBN (vol. I): 978-987-9486-09-2. ISBN (completo): 978-987-9486-10-8. pp 1-6.
- “Step Skipping Accelerations Techniques on Recursive Logical Circuits. Practical Implementations FPGA”. G. Bioul, M. Vázquez. XIV Congreso Argentino de Ciencias de Ciencias de la Computación (CACIC 2008). Chilecito, La Rioja, Argentina, 6 al 10 de Octubre de 2008. ISBN: 978-987-24611-0-2.
- “An improved convergence algorithm to compute  $\ln(x)$  – FPGA Implementations”. G. Bioul, M. Vázquez, N Acosta y M. Oriol. XIII Congreso Argentino de Ciencias de Ciencias de la Computación (CACIC 2007). Corrientes-Resistencia, Argentina, 1 al 5 de Octubre de 2007. ISBN: 978-950-656-109-3. pp. 12-22.
- “Herramienta de Generación de Arquitecturas Hardware para Reconocimiento de Patrones de Imágenes”. L. Leiva, M. Vázquez, N Acosta y G. Sutter. VII Jornadas de Computación Reconfigurable y Aplicaciones (JCRA 2007). Zaragoza, España, ISBN: 978-84-9732-600-1, pp 11-18. 12-14 septiembre de 2007.

- “Herramienta para el diseño automática de arquitecturas a medida basadas en redes neuronales para reconocimiento de patrones visuales”. L. Leiva, N. Acosta y M. Vázquez. VIII Workshop de Investigadores en Ciencias de la Computación (WICC’06). Morón, Bs. As, Argentina. 1 y 2 de Junio de 2006. ISBN 978-950-9474-34-5. Pp 721-724.
- “Implementación de Sumadores rápidos Carry-Select en FPGA”. Martín Vázquez y Nelson Acosta. XI Congreso Argentino de Ciencias de la Computación, CACIC. Concordia, Entre Ríos, Argentina. 17 al 21 de Octubre 2005. ISBN 950-698-166-3
- “Implementación Eficiente de un Sumador con Cálculo de Acarreo Anticipado en FPGA”. M. Vázquez, G. Sutter y N. Acosta. V Jornadas de Computación Reconfigurable y Aplicaciones, JCRA’2005. Granada, España. Septiembre 2005. ISBN 84-9732-439-0. Pp 223-228.
- “A Parallel Architecture for Neural-Network Processors”. N. Acosta, M. Vázquez, C. Aciti and L. Leiva. 9<sup>th</sup> World Multiconference on Systemics, Cybernetics and Informatics, WMSCI’2005. <http://www.iiisci.org/sci2005/website/default.asp>. Orlando, Florida, USA. Julio 2005.
- “Metrics for FIR Filters based on distributed arithmetic in FPGA”. Martín Vázquez, Daniel Simonelli and Nelson Acosta. X Congreso Argentino de Ciencias de la Computación, CACIC. La Matanza, Bs. As., Argentina. 4 al 8 de Octubre 2004. ISBN 987-9495-58-6,
- “DWFUZ: An IP CORE Adaptation for Fuzzy Logic Support”. Daniel Simonelli and Martín Vázquez. X Workshop IBERCHIP, IWS’2004. Cartagena de Indias, Colombia. Marzo 2004. ISBN 959-261-105-X.
- “Metrics for Fast, Low-Cost Adders in FPGA”. Daniel Simonelli and Martín Vázquez. IX Congreso Argentino de Ciencias de la Computación, CACIC. La Plata, Argentina. Octubre 2003. Pp. 1384-1392. ISBN 950-34-0366-9
- “Adaptación de la Arquitectura de un Microcontrolador Estándar orientado a FPGA para el soporte de algoritmos difusos”. N. Acosta, M. Vázquez, E. Todorovich y D. Simonelli. III Jornadas sobre Computación Reconfigurable y Aplicaciones, JCRA’2003. Madrid, España. Septiembre 2003. ISBN 84-600-9928-8. Pp 375-382.
- “Desarrollo de un Equipo de Fútbol de Robots”. H. Nelson Acosta, José A. Fernández León y Martín O. Vázquez. V Workshop de Investigadores de Ciencias de la Computación, WICC. Tandil, Argentina. Mayo 2003. Pp. 10-14.
- “Adaptación VHDL de un microprocesador genérico para el soporte de algoritmos difusos”. Martín Vázquez, Nelson Acosta y Daniel Simonelli. V Workshop de Investigadores de Ciencias de la Computación, WICC. Tandil, Argentina. Mayo 2003. Pp. 609-614.

#### **MIEMBRO DE COMITES DE PROGRAMA**

- Miembro de comité de programa en VIII Southern Programmable Logic Conference (SPL 2012). Brasil, 20 al 23 de Marzo de 2012.

#### **PRESENTACIONES EN REUNIONES CIENTÍFICAS COMO COORDINADOR**

- Coordinador de Sesión en “Hardware Reconfigurable”. I Simposio Latino Americano en Aplicaciones de Lógica Programable y Procesadores Digitales de Señales en Procesamiento de Video, Visión Computacional y Robótica (SLALP 2004). San Carlos, Brasil, 8 al 10 de Noviembre de 2004.



## **PRESENTACIONES EN REUNIONES CIENTÍFICAS COMO EXPOSITOR**

- Expositor. “FPGA Implementations of BCD addition”. G. Bioul, M. Vázquez, J. P. Deschamps, G. Sutter. XV Workshop Iberchip. Bs. As., Argentina, 25 al 27 de Marzo 2009.
- Expositor. “Step Skipping Accelerations Techniques on Recursive Logical Circuits. Practical Implementations FPGA”. IX Congreso Argentino de Ciencias de la Computación (CACIC 2008). Chilecito, La Rioja, Argentina, 6 al 10 de Octubre de 2008.
- Expositor. “An improved convergence algorithm to compute  $\ln(x)$  – FPGA Implementations”. XIII Congreso Argentino de Ciencias de la Computación (CACIC 2007). Corrientes-Resistencia, Argentina, 1 al 5 de Octubre de 2007.
- Expositor. Charla acerca del Instituto de Investigación en Computación Aplicada (INCA) de UNCPBA y Presentación de Artículos: “Cálculo hardware de posición en fútbol de robots”, “Prototipo para la detección de patrones en movimiento” y “Prototipo de cámara inteligente”. SLALP 2004. San Carlos, Brasil, 8 al 10 de Noviembre de 2004.
- Expositor: “Metrics for FIR Filters based on distributed arithmetic in FPGA”. X Congreso Argentino de Ciencias de la Computación (CACIC 2004). La Matanza, Bs. As., Argentina, 4 al 8 de Octubre de 2004.
- Expositor: “Metrics for Fast, Low-Cost Adders in FPGA”. IX Congreso Argentino de Ciencias de la Computación (CACIC 2003). La Plata, Argentina, 6 al 10 de Octubre de 2003.
- Expositor: “Desarrollo de un Equipo de Fútbol de Robots” y “Adaptación en VHDL de un Microprocesador Genérico para el soporte de Algoritmos Difusos”. V Workshop de Investigadores de Ciencias de la Computación (WICC 2003). Tandil, Argentina, 22 al 23 de Mayo de 2003.

### **1.10. GESTIÓN ACADÉMICA**

---

- Consejero Académico Docente Auxiliar. Consejo Académico, Fac. Cs. Exactas, UNCPBA. Período 12/12/2011-31/3/2013.
- Consejero Académico Docente Auxiliar. Consejo Académico, Fac. Cs. Exactas, UNCPBA. Período 12/12/2007-12/12/2009..

### **1.11. TRANSFERENCIA DE INVESTIGACIÓN CIENTÍFICA, DESARROLLO Y TECNOLOGÍA**

---

- Desarrollo para empresa ClariPhy Argentina S.A, Córdoba. Tarea desempeñada: Diseño de diferentes estrategias, considerando aspectos de área y potencia, de módulo Viterbi&Viterbi utilizado en el desarrollo de chip de 100GC. El desarrollo involucró modelo y simulación punto flotante en Matlab, modelización y simulación punto fijo en C++ y descripción final a nivel RTL en Verilog. Además, para cada solución desarrollada, se realizaron y generaron vectores de pruebas, y archivos de síntesis, de simulación orientada a tiempos y VCD (*Value Change Dump*) para análisis de potencia. Las implementaciones se llevaron a cabo mediante el uso de las herramientas de Cadence Suite. Período: 19/3/2012-19/6/2012.
- Participación en proyectos y consultorías de desarrollo que vinculan la UNCPBA y empresa REDIMEC SRL Tandil. Tarea desempeñada: Desarrollo de sistemas embebidos implementados en FPGAs y microcontroladores. Período: 2005-2010.
- Miembro de Proyecto: “Diagnostico Rápido de Enfermedades Tropicales Utilizando Identificación de Imágenes de Alto Rendimiento (A/7750/07)”. Tipo de contrato: PCI Agencia Española de Cooperación Interuniversitaria. Entidades participantes: Universidad Autónoma de Madrid, Universidad Nacional de Salta, Universidad Nacional del Centro

(Argentina). Investigador responsable: Dr. Gustavo Sutter. Duración, desde: 1/1/2008 hasta: 31/12/2008.

- Miembro de proyecto: “Prototipo de Detector Portable del Tripanosoma Cruzi (PDP-TC)”. Tipo de contrato: Proyecto de Investigación SCH-UAM - Banco Santander Central Hispano, Universidad Autónoma de Madrid. Entidades participantes: Universidad Autónoma de Madrid, CAECE (Argentina), Universidad Nacional de Mar del Plata, Universidad Nacional de Salta (Depto Física, Facultad de Cs. De la Salud y Grupo Óptica Laser), Universidad Nacional del Centro (Argentina). Investigador responsable: Dr. Gustavo Sutter. Duración, desde: 1/1/2007 hasta: 31/12/2008.
- Título de contrato/proyecto: “Diseño de Cores IP para Óptica Adaptativa en Aplicaciones Astrofísicas”. Tarea desempeñada: diseño e implementación del Core IP .Tipo de contrato: Fundación General de la UAM (proy. 658008). Empresa/Administración financiadora: Instituto de Astrofísica de Canarias. Entidades participantes: Universidad Autónoma de Madrid, UNCPBA, Argentina. Investigador responsable: Dr. Gustavo Sutter. Período: 2006-2007.
- Miembro de Proyecto: “Desarrollo de prototipo de una cámara giroestabilizada”. Descripción: Se desarrolló el software del prototipo del controlador de una cámara giroestabilizada. La electrónica estuvo a cargo de REDIMEC SRL y la mecánica a cargo de CITEFA Convocatoria ANR 300/2005. Tarea desempeñada: diseñador y desarrollador de software. Institución Financiadora: FONTAR. Entidades participantes: Universidad Nacional del Centro (Argentina), REDIMEC SRL y CITEFA. Investigador responsable: Dr. Nelson Acosta. Período: 2006-2008.
- Miembro de Proyecto: “Diseño de una máquina expendedora de boletos portátil”. Descripción: el proyecto vincula al INTIA y la empresa de transporte de pasajeros “El Rápido S.A.” con el objeto de realizar un estudio de factibilidad para el diseño de una máquina expendedora de boletos portátil. Tarea desempeñada: personal técnico. Empresa financiadora: “El Rápido SA”. Investigador responsable: Dr.. Nelson Acosta. Período: segundo semestre del 2003.

## **1.12. IDIOMAS**

---

- Inglés. Leo, escribo y entiendo aceptablemente

## **1.13. OTRAS EXPERIENCIAS EN INFORMÁTICA**

---

- Empresa: DAEC Electrónica SC, Tandil, Bs. As.  
Tarea Desempeñada: Programador y mantenimiento de módulos informáticos de un sistema de monitoreo, control y administración de servicios de transporte (Delphi y base de datos Paradox). Período: 2000.